

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年10 月20 日 (20.10.2005)

PCT

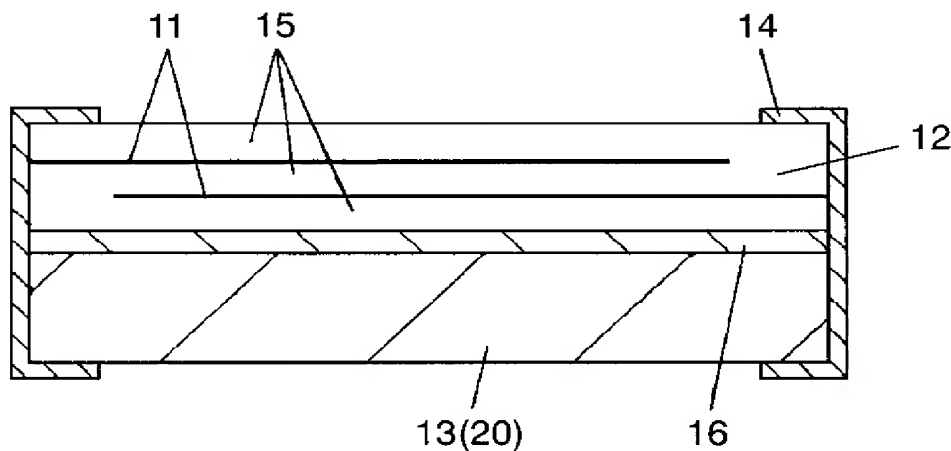
(10) 国際公開番号
WO 2005/098877 A1

- (51) 国際特許分類: H01C 7/10 (72) 発明者; および
(75) 発明者/出願人(米国についてののみ): 勝村 英則 (KATSUMURA, Hidenori). 井上 竜也 (INOUE, Tatsuya). 加賀田 博司 (KAGATA, Hiroshi).
(21) 国際出願番号: PCT/JP2005/005322
(22) 国際出願日: 2005 年3 月24 日 (24.03.2005) (74) 代理人: 岩橋 文雄, 外(IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内 Osaka (JP).
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語 (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
(30) 優先権データ:
特願2004-109779 2004 年4 月2 日 (02.04.2004) JP
(71) 出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).

[続葉有]

(54) Title: COMPONENT WITH COUNTERMEASURE TO STATIC ELECTRICITY

(54) 発明の名称: 静電気対策部品



(57) Abstract: A component with a countermeasure to static electricity comprising a varistor layer wherein a plurality of planar inner electrodes are buried, a substrate containing alumina on which the varistor layer is formed, and terminals formed on the side face of the varistor layer and connected with the inner electrodes of the varistor layer wherein the varistor layer and the substrate are sintered and bismuth oxide in the varistor layer is diffused into the substrate, thus forming a bismuth oxide diffusion layer in the substrate. Consequently, a component with a countermeasure to static electricity can be made thin while sustaining the varistor characteristics for a very small surge voltage.

(57) 要約: 複数の平面状の内部電極を埋設したバリスタ層と、バリスタ層を積層したアルミナを含有する基板と、バリスタ層の内部電極に接続し、バリスタ層の側面に形成した端子とを備え、バリスタ層と基板とは焼結させてバリスタ層の酸化ビスマスが基板に拡散させ、基板に酸化ビスマス拡散層を形成した静電気対策部品を提供する。このようにして、微小サージ電圧に対するバリスタ特性を保持しつつ、薄型化を図った静電気対策部品が実現できる。



WO 2005/098877 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

明 細 書

静電気対策部品

技術分野

[0001] 本発明は、各種電子機器等に用いる静電気対策部品に関する。

背景技術

[0002] 近年、携帯電話等の電子機器の小型化、高性能化は急速に進み、それに伴い電子機器回路が高密度化し電子機器の耐電圧は低下している。そのため、人体と電子機器の端子が接触したときに発生する静電気パルスによる機器内部の電気回路の破壊が増えてきている。このような静電気パルスへの対策としては、静電気が入るラインとグランド間に積層チップバリスタ等を設けることにより、静電気をバイパスさせ、電子機器の電気回路に印加される電圧を抑制する方法が行われている。この静電気パルスの対策に用いられる積層チップバリスタの例が特開平8-31616号公報に開示されている。

[0003] 以下、従来の静電気対策部品（以後部品という）について図9を参照しながら説明する。図9は積層チップバリスタ（以後MLCVという）の断面図である。MLCVは、内部電極1を有するバリスタ層2と、バリスタ層2の端面に内部電極1と接続された端子3とを備えている。バリスタ層2の上下面には保護層4が設けられている。

[0004] 上記従来のMLCVでは、バリスタ層2の物理的な強度を満足させるために、ある程度の厚みを確保しなければ割れや欠けが生じやすい。その結果、MLCVの薄型化が困難であるという問題点を有している。例えば、長さ1.25mm、幅2.0mm程度のMLCVの場合、0.5mm程度以上の厚みが必要である。これ以上に厚さを薄くする場合は、長さや幅を小さくする必要がある。そのために、微小サージ電圧に対するバリスタ特性を保持したまま薄型化を図ることは困難である。

発明の開示

[0005] 本発明の積層チップバリスタは、バリスタ層と、バリスタ層を積層した基板とを備え、バリスタ層は少なくとも酸化ビスマスを含む材料からなり、バリスタ層と基板とを焼結させて酸化ビスマスを基板に拡散させ、基板に酸化ビスマス拡散層を設けた構成

を有している。このようにして、基板にバリスタ層を積層しているので、バリスタ層の機械的強度が小さくても、基板の機械的強度が付加されるため、薄型化を図ることができる。

[0006] 特に、基板にバリスタ層を単に積層しただけでは、バリスタ層と基板との剥離が生じ易い。本発明の積層チップバリスタでは、バリスタ層は少なくとも酸化ビスマスを含む材料からなり、このバリスタ層と基板とを焼結させて酸化ビスマスを基板に拡散させる。一方、基板には酸化ビスマス拡散層を設けているので、バリスタ層と基板とが一体的な物質となり、バリスタ層と基板との界面部分における剥離を防止することができる。この結果、微小サージ電圧に対するバリスタ特性を保持しつつ、薄型化を図った静電気対策部品を提供することができる。

図面の簡単な説明

[0007] [図1]図1は本発明の一実施の形態における静電気対策部品(部品)の断面図である。

[図2]図2は図1に示す部品の分解斜視図である。

[図3]図3は図1に示す部品の斜視図である。

[図4]図4は基板に拡散された酸化ビスマスの状態を示す基板の拡大模式図である。

[図5]図5はバリスタ層と基板との焼結前における図1に示す部品の断面図である。

[図6A]図6Aは図1に示す部品の成分組成を示す分析グラフである。

[図6B]図6Bは図1に示す部品の成分組成を示す分析グラフである。

[図7]図7は他の実施の形態における部品の断面図である。

[図8]図8はバリスタ層と基板との焼結前における図7に示す部品の断面図である。

[図9]図9は従来の部品であるMLCVの断面図である。

符号の説明

[0008] 11 内部電極
12 バリスタ層
13 基板
14 端子
15 グリーンシート

- 16 酸化ビスマス拡散層
- 17 酸化ビスマス粒子
- 18 接着層
- 19 ガラスセラミック層
- 20 アルミナ基板
- 21 ガラス拡散層

発明を実施するための最良の形態

[0009] 以下、本発明の一例としての実施の形態を、図面を用いて説明する。なお、図面は模式図であり各位置関係を寸法的に正しく示すものではない。また、本発明は実施の形態で限定されるものではない。

[0010] (実施の形態)

図1-図3において、本実施の形態における部品は、複数の平面状の内部電極11を埋設したバリスタ層12と、バリスタ層12を積層したアルミナを含有する基板13と、バリスタ層12の内部電極11に接続し、バリスタ層12の側面に形成した端子14とを備えている。

[0011] バリスタ層12は、酸化亜鉛を主成分とし、少なくとも酸化ビスマスを添加物とするバリスタ材料の粉末を含有した未焼成のグリーンシート15を複数積層するとともに焼成して形成されている。特に、バリスタ材料の粉末の平均粒径は $0.5\text{--}2.0\text{ }\mu\text{m}$ とするとともに、酸化ビスマスの粉末の平均粒径は $1.0\text{ }\mu\text{m}$ 以下としている。このグリーンシート15に銀等の材料からなる導電ペーストを平面状に塗布して積層すれば、バリスタ層12に内部電極11を埋設させることができる。また、バリスタ層12と基板13とを焼結させてバリスタ層12の酸化ビスマスを基板13に拡散させることにより、基板13に酸化ビスマス拡散層16を形成する。バリスタ材料の粉末を含有した未焼成のグリーンシート15を焼成してバリスタ層12を形成することと、バリスタ層12と基板13との焼結は同時に行っている。この際、図4に示すように、基板13に含有されたアルミナ粒子の界面に酸化ビスマス粒子17が介在するように、酸化ビスマスは基板13に拡散される。基板13を低温焼成セラミック基板(低温度で焼成可能な未焼成のセラミックシートを焼成して形成するもの)とすれば、低温度で焼成可能な未焼成のセラミックシートにバリ

スタ材料の粉末を含有した未焼成のグリーンシート15を積層し、これらを一般の温度よりも低い焼成温度で同時焼成して、バリスタ層12と基板13とを焼結させることができる。このようにして、内部電極11として銀等の材料を用いても、熱に起因した悪影響を内部電極11に与えることもない。

[0012] さらに、図5に示すように、バリスタ層12と基板13との焼結前には、バリスタ層12と基板13との間に接着層18を設けている。バリスタ層12と基板13との焼結の際に、この接着層18を介して酸化ビスマスは基板13に拡散される。焼結後には、接着層18は次の3つのうちのいずれかになる。第一は、接着層18は完全に消失する、第二はその成分の一部が接着層18として残存する、第三はその成分の一部がバリスタ層12または基板13に拡散する。

[0013] 図6Aと図6Bは、バリスタ層12と基板13との界面近傍の成分組成に関するXMAによる分析結果を示している。横軸は波長（つまりエネルギーに相当）、縦軸は強度をそれぞれ表している。その波長から元素の種類が、強度から元素の含有量がわかる。図が示すように、バリスタ層12には主成分の酸化亜鉛と添加物の酸化ビスマスが含有され、基板13には酸化ビスマスが拡散され、その含有量が多い部分に酸化ビスマス拡散層16が形成されている。ここで、主成分とは酸化亜鉛が80重量%以上、添加物は20重量%未満を意味し、両者を合わせて100%となる組成である。なお、添加物中の酸化ビスマスの量は、50重量%から80重量%の範囲にあることが望ましい。酸化ビスマス以外の添加物の例としては、酸化コバルト、酸化アンチモン、ガラス等が挙げられる。そして、ガラスとしてはホウケイ酸ガラス等が用いられる。

[0014] 上記構成により、基板13にバリスタ層12を積層しているので、バリスタ層12の機械的強度が小さくても、基板13の機械的強度が付加されるため、薄型化を図ることができる。特に、基板13はアルミナを含有するアルミナ基板20としているので、バリスタ層12の機械的強度よりもアルミナ基板20の機械的強度の方が大きくなる。その結果、バリスタ層12を非常に薄くするとともに、基板13そのものも非常に薄くしても、バリスタ層12に割れや欠けを発生することを抑制でき、薄型化をより図ることができる。

[0015] また、基板13にバリスタ層12を積層しただけでは、バリスタ層12と基板13との剥離が生じ易い。本実施の形態では、バリスタ層12は少なくとも酸化ビスマスを含有する

材料からなり、バリスタ層12と基板13とを焼結させて酸化ビスマスを基板13に拡散させ、基板13に酸化ビスマス拡散層16を設けている。このようにして、バリスタ層12と基板13とが一体的な物質となり、バリスタ層12と基板13との界面部分における剥離を防止することができる。

[0016] 特に、バリスタ層12と基板13との間に接着層18を設けるとともに、接着層18を介して酸化ビスマスを基板13に拡散させている。その結果、酸化ビスマスがバリスタ層12から基板13に拡散される際、バリスタ層12と基板13との剥離が抑制された状態で酸化ビスマスが拡散されるので、拡散されやすくて確に基板13に酸化ビスマス拡散層16を形成して、バリスタ層12と基板13との剥離を防止することができる。

[0017] さらに、バリスタ材料の粉末の平均粒径は $0.5\mu\text{m}$ – $2.0\mu\text{m}$ の範囲が好ましい。平均粒径が $0.5\mu\text{m}$ 未満ではバリスタ材料の粉末を含有する未焼成のグリーンシート15が形成できなくなる、逆に平均粒径が $2.0\mu\text{m}$ を超えるとグリーンシート15を焼成することができなくなるなどの問題が起こりやすい。そして、酸化ビスマスの粉末の平均粒径を $1.0\mu\text{m}$ 以下とするが特に好ましい。このようにして、基板13へ拡散させやすくなり、バリスタ層12と基板13との剥離をより防止することができる。

[0018] なお、図7に示すように基板13としてのアルミナ基板20に、ガラスを含有するガラスセラミック層19を積層する。そして、バリスタ層12の酸化ビスマスをガラスセラミック層19に拡散させて、ガラスセラミック層19に酸化ビスマス拡散層16を形成する。ガラスセラミック層19のガラスをアルミナ基板20に拡散させてアルミナ基板20にガラス拡散層21を形成してもよい。これにより、バリスタ層12とガラスセラミック層19とアルミナ基板20とが互いに剥離されにくくなる。特に、バリスタ層12はガラスセラミック層19と接触しているので、アルミナ基板20とバリスタ層12とが接触している場合に比べて、アルミナ基板20がバリスタ層12に与える影響が少なく、バリスタ特性の劣化を抑制できる。

[0019] また、図8に示すように、ガラスセラミック層19とアルミナ基板20との間に接着層18を設けるとともに、接着層18を介してガラスをアルミナ基板20に拡散させてもよい。この場合、バリスタ層12と基板13との焼結の際に、この接着層18を介してガラスはアルミナ基板20に拡散する。焼結完了後には、接着層18は次の3つのうちのいずれか

1つになる。第一は接着層18は完全に消失する、第二はその成分の一部が接着層18として残存する、第三はその成分の一部がバリスタ層12またはアルミナ基板20に拡散する。これにより、ガラスがガラスセラミック層19からアルミナ基板20に拡散される際、ガラスセラミック層19とアルミナ基板20との剥離が抑制された状態でガラスが拡散される。このようにして、拡散されやすくて確実にアルミナ基板20にガラス拡散層21を形成するので、ガラスセラミック層19とアルミナ基板20との剥離を防止することができる。さらに、バリスタ層12の上面にガラスを含有するガラスセラミック層19を積層してもよい。これにより、バリスタ層12の酸化ビスマスがバリスタ層12の表面から空气中に放散されることが抑制され、酸化ビスマスが基板13に拡散されやすくなるので、バリスタ層12と基板13との剥離を防止しやすくなる。

[0020] このような部品に別の抵抗やコイルやコンデンサ等からなる電子回路を形成してもよい。例えば、電子部品回路を形成した回路基板を本発明の基板として用いたり、バリスタ層12を積層した側と反対側の基板13の面に、電子部品回路を形成した回路層を積層したりしてもよい。電子部品回路は、薄膜形成等で形成すれば薄型化も可能である。このようにして、各種電子機器等に応用することにより、薄型化静電気対策部品が実現できる。

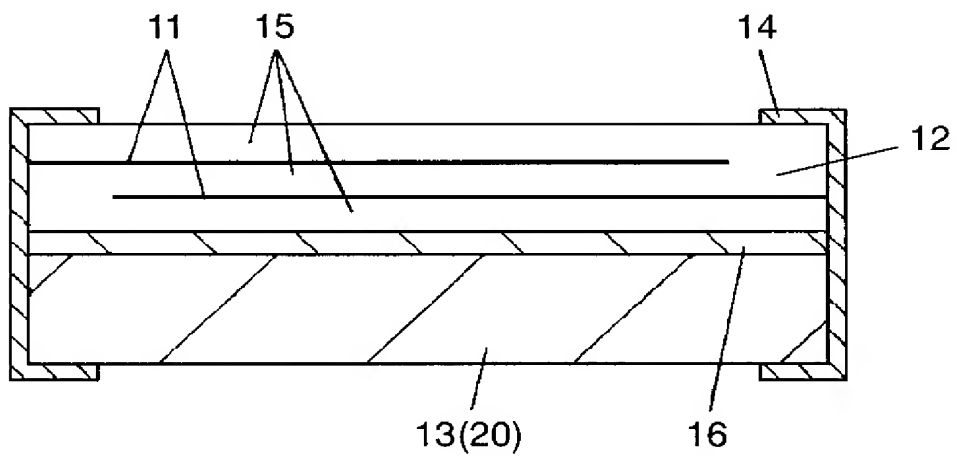
産業上の利用可能性

[0021] 以上のように本発明の部品は、微小サージ電圧に対するバリスタ特性を保持しつつ、薄型化を図ることができるので、各種電子機器等に適用できる。

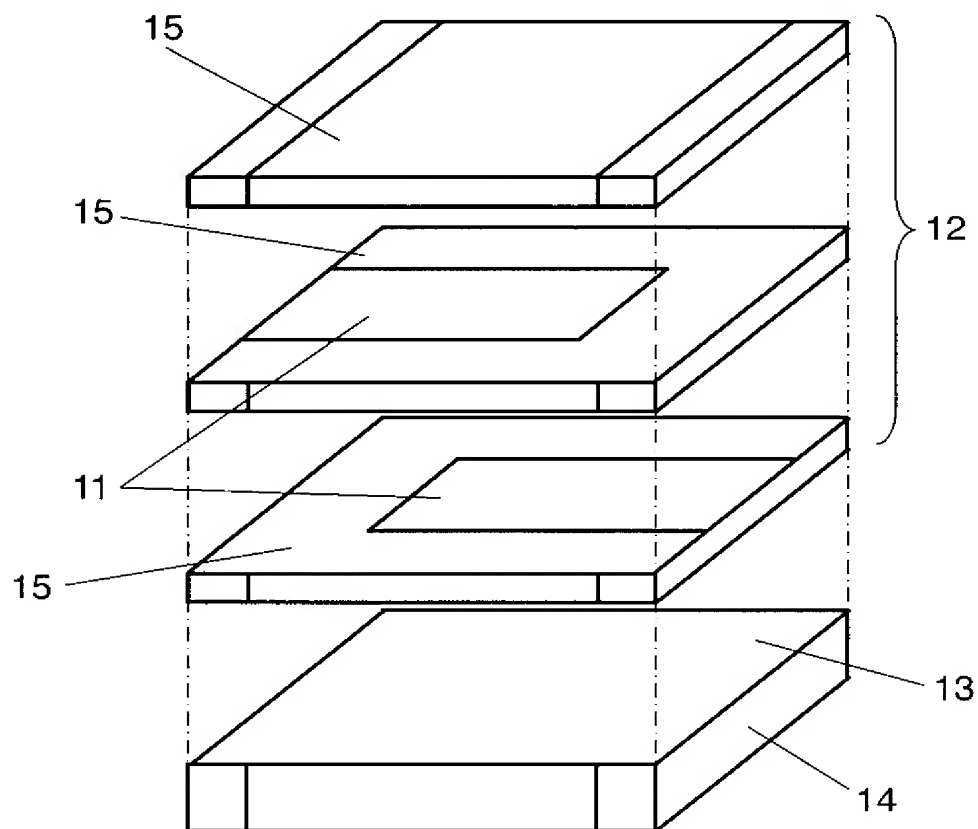
請求の範囲

- [1] バリスタ層と、前記バリスタ層を積層した基板とを備え、前記バリスタ層は少なくとも酸化ビスマスを含む材料からなり、前記バリスタ層と前記基板とを焼結させて前記酸化ビスマスを前記基板に拡散させ、前記基板に酸化ビスマス拡散層を設けた静電気対策部品。
- [2] 前記基板は、アルミナ基板である請求項1に記載の静電気対策部品。
- [3] 前記基板は、ガラスを含むガラスセラミック層を前記アルミナ基板に積層して形成した請求項2に記載の静電気対策部品。
- [4] 前記ガラスを前記アルミナ基板に拡散させ、前記アルミナ基板にガラス拡散層を設けた請求項3に記載の静電気対策部品。
- [5] 前記ガラスセラミック層と前記アルミナ基板との間に接着層を設けるとともに、前記接着層を介して前記ガラスを前記アルミナ基板に拡散させ、前記アルミナ基板にガラス拡散層を設けた請求項3に記載の静電気対策部品。
- [6] 前記バリスタ層にガラスを含むガラスセラミック層を積層した請求項1に記載の静電気対策部品。
- [7] 前記バリスタ層は、バリスタ材料の粉末を含む未焼成のグリーンシートを複数積層するとともに焼成して形成され、前記バリスタ材料の粉末の平均粒径は $0.5\text{--}2.0\text{ }\mu\text{m}$ の範囲にある請求項1に記載の静電気対策部品。
- [8] 前記バリスタ材料は、主成分を酸化亜鉛とするとともに、添加物として少なくとも酸化ビスマスを含むし、前記酸化ビスマスの粉末の平均粒径は $1.0\text{ }\mu\text{m}$ 以下である請求項7に記載の静電気対策部品。
- [9] 前記バリスタ層と前記基板との間に接着層を設けるとともに、前記接着層を介して前記酸化ビスマスを前記基板に拡散させた請求項1に記載の静電気対策部品。
- [10] 前記基板は、電子部品回路を形成した回路基板とした請求項1に記載の静電気対策部品。
- [11] 前記基板は、前記バリスタ層を積層した側と反対の側に、電子部品回路を形成した回路層を積層している請求項1に記載の静電気対策部品。
- [12] 前記基板は、低温焼成セラミック基板とした請求項1に記載の静電気対策部品。

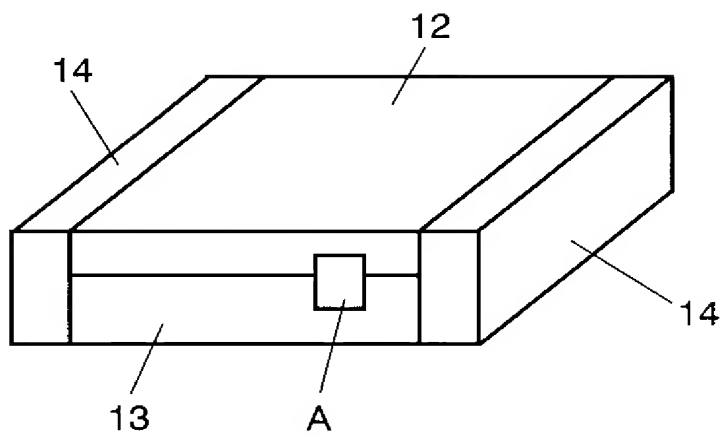
[図1]



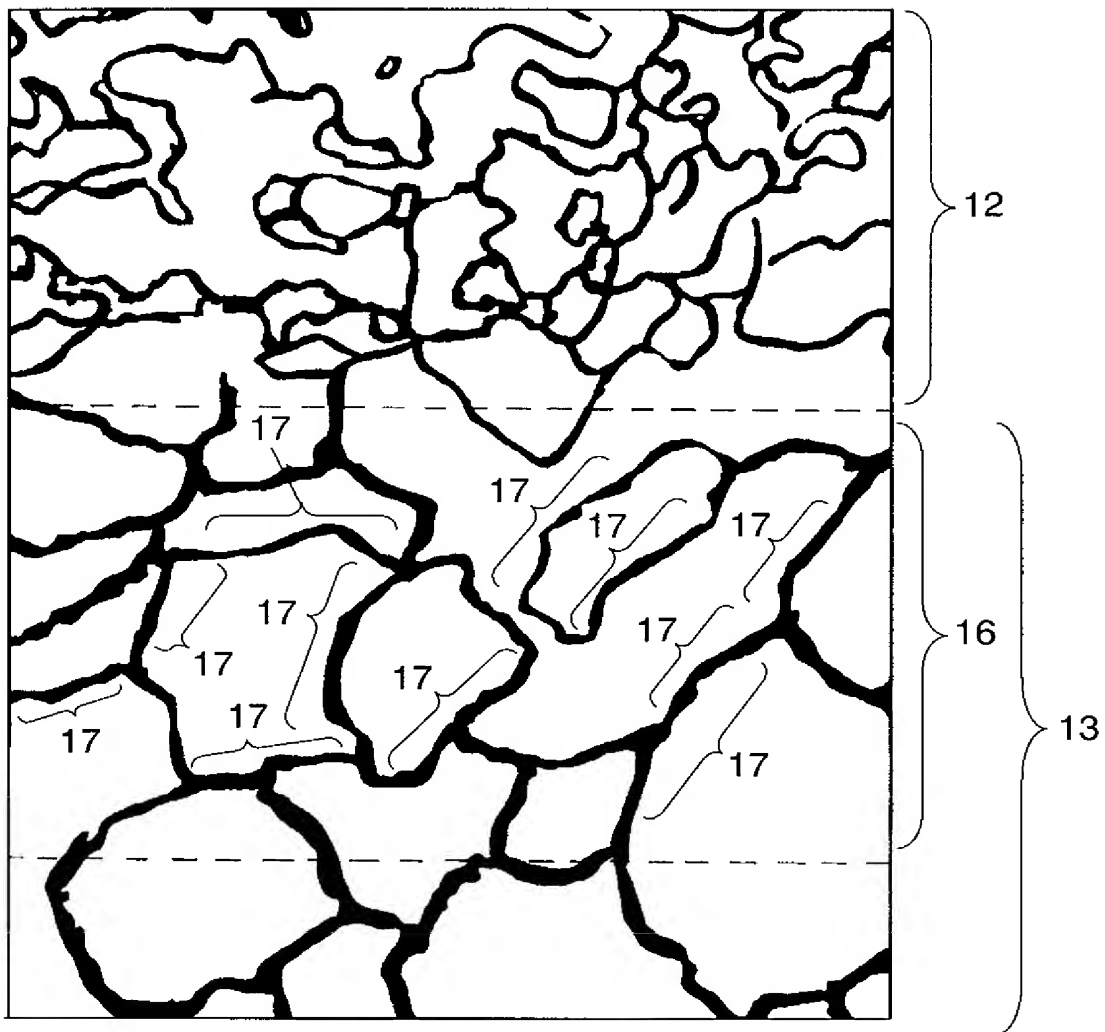
[図2]



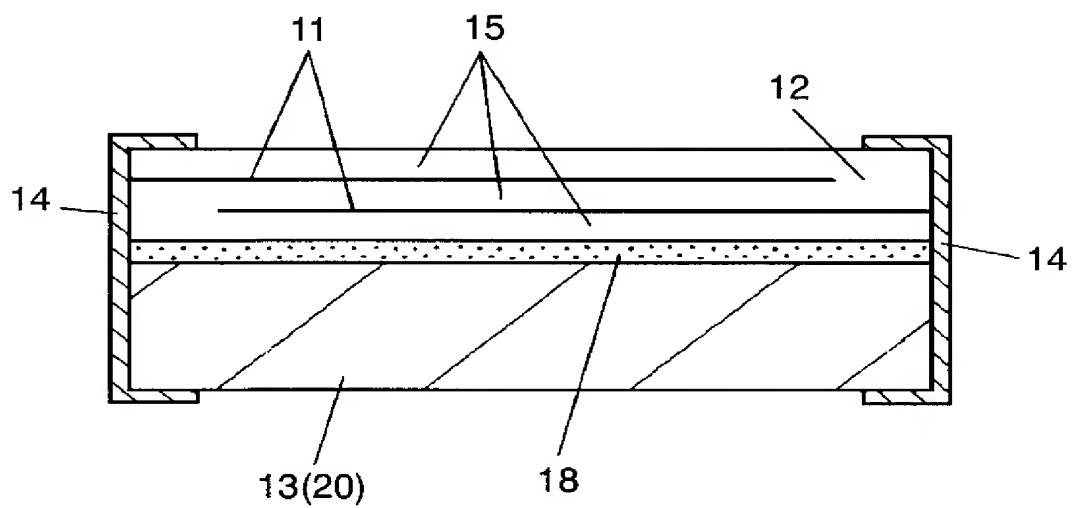
[図3]



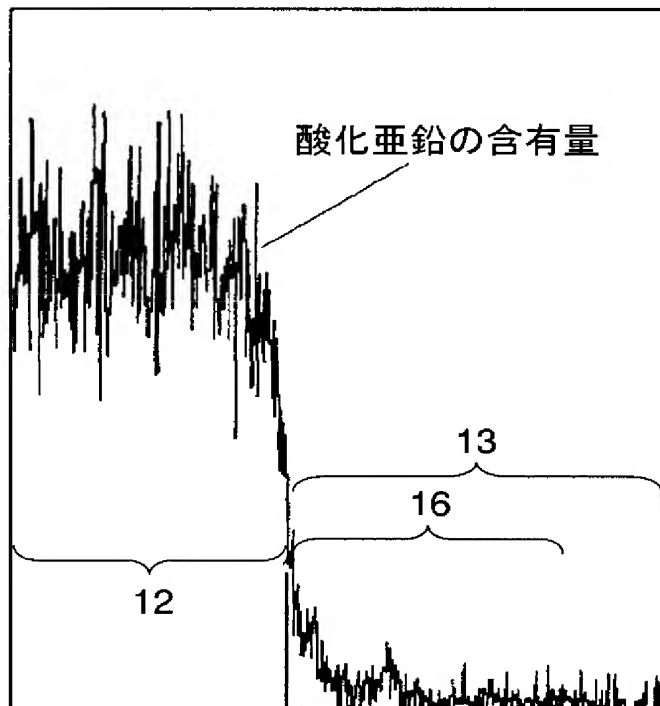
[図4]



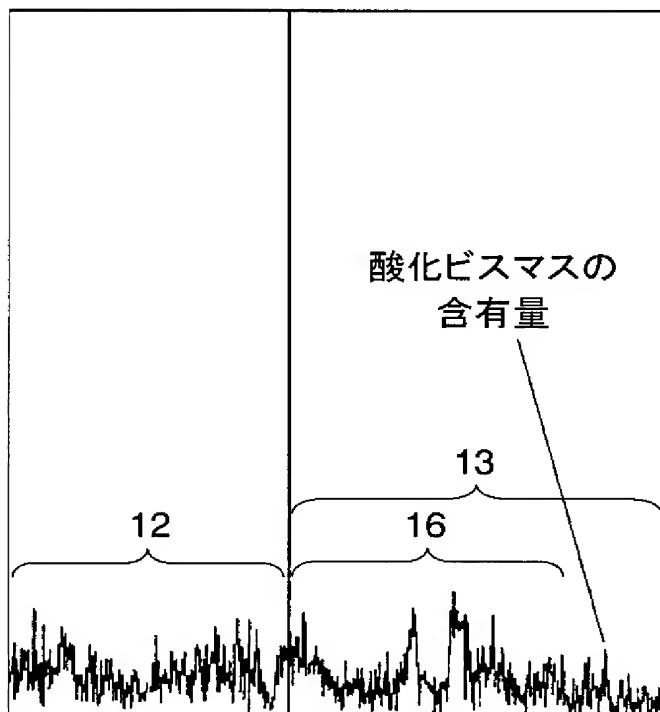
[図5]



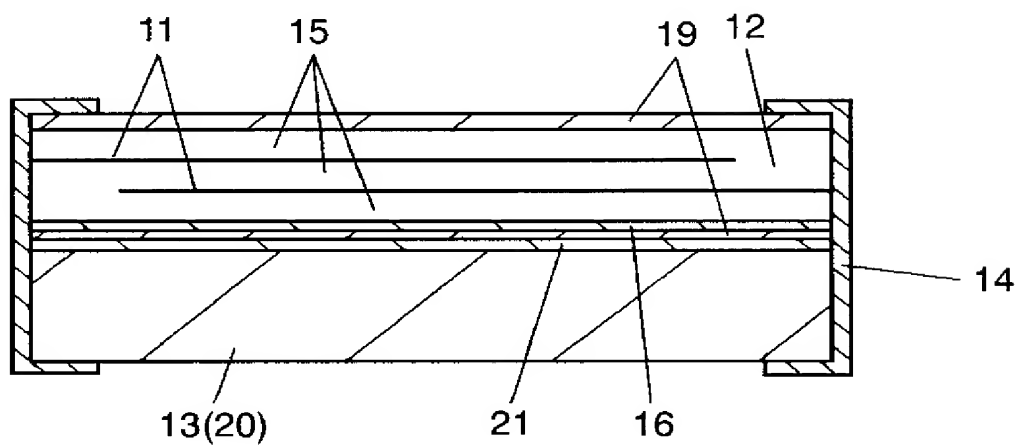
[図6A]



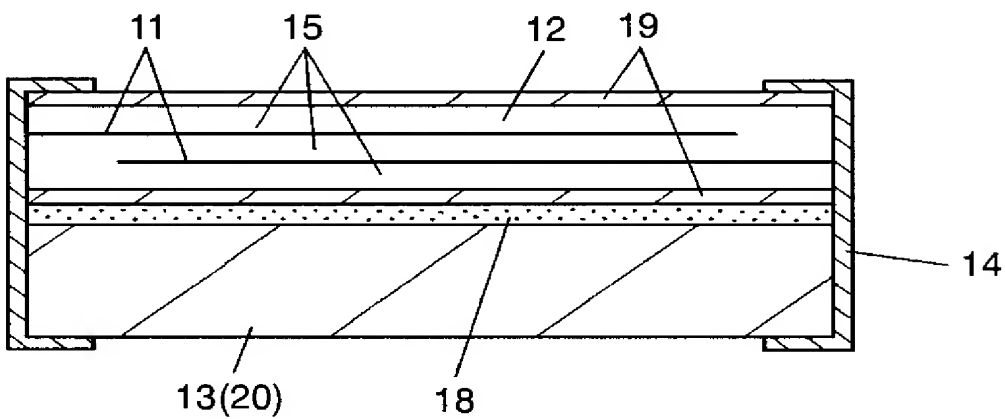
[図6B]



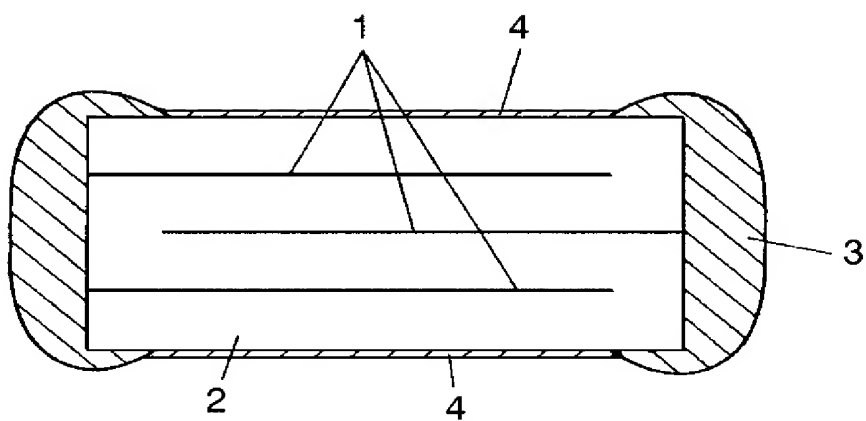
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005322

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01C7/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01C7/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-233309 A (Murata Mfg. Co., Ltd.), 27 August, 1999 (27.08.99), Full text; all drawings (Family: none)	1-12
A	JP 57-184207 A (Matsushita Electric Industrial Co., Ltd.), 12 November, 1982 (12.11.82), Full text; all drawings (Family: none)	1-12
A	JP 11-251152 A (Matsushita Electric Industrial Co., Ltd.), 17 September, 1999 (17.09.99), Full text; all drawings (Family: none)	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

02 June, 2005 (02.06.05)

Date of mailing of the international search report

21 June, 2005 (21.06.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005322

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 58-85502 A (Matsushita Electric Industrial Co., Ltd.), 21 May, 1983 (21.05.83), Full text; all drawings (Family: none)	1-12
A	JP 55-77104 A (Matsushita Electric Industrial Co., Ltd.), 10 June, 1980 (10.06.80), Full text; all drawings (Family: none)	1-12
A	JP 2001-326108 A (Mitsubishi Electric Corp.), 22 November, 2001 (22.11.01), Full text; all drawings & TW 520410 B	1-12

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl.7 H01C7/10			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl.7 H01C7/10			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	JP 11-233309 A (株式会社村田製作所) 1999. 08. 27, 全文, 全図 (ファミリーなし)	1-12	
A	JP 57-184207 A (松下電器産業株式会社) 1982. 11. 12, 全文, 全図 (ファミリーなし)	1-12	
A	JP 11-251152 A (松下電器産業株式会社) 1999. 09. 17, 全文, 全図 (ファミリーなし)	1-12	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献	
国際調査を完了した日 02. 06. 2005		国際調査報告の発送日 21. 6. 2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 重田 尚郎 電話番号 03-3581-1101 内線 3565	5R 9298

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 58-85502 A (松下電器産業株式会社) 1983. 05. 21, 全文, 全図 (ファミリーなし)	1-12
A	JP 55-77104 A (松下電器産業株式会社) 1980. 06. 10, 全文, 全図 (ファミリーなし)	1-12
A	JP 2001-326108 A (三菱電機株式会社) 2001. 11. 22, 全文, 全図 & TW 520410. B	1-12